

特長

リファレンスおよびトラック／ホールド内蔵
入力バッファ内蔵
105MSPS動作で消費電力850mW typ.
500MHzアナログ帯域幅
49MHz AIN、105MSPS動作でS/N比=67dB
49MHz AIN、105MSPS動作でSFDR=80dB
差動アナログ入力範囲2.0Vp-p
+5.0V単電源動作
+3.3V CMOS/TTL出力
2の補数形式出力フォーマット

アプリケーション

通信

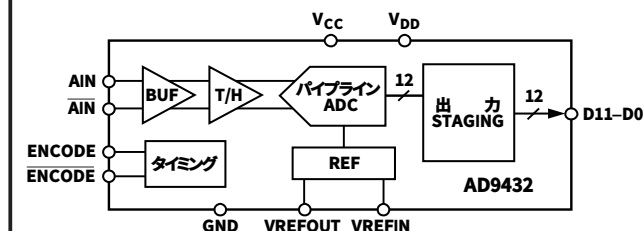
基地局、‘ Zero-IF ’ サブシステム
ワイヤレス・ローカル・ループ (WLL)
ローカル・マルチポイント・ディストリビューション・サービス (LMDS)
HDTV放送カメラおよびフィルム・スキャナ

概要

AD9432は、トラック／ホールド回路を内蔵し、高速変換と使い易さを最適化した、12ビットのモノリシック・サンプリングA/Dコンバータです。105MSPSの変換レートで動作し、動作範囲全域にわたって優れたダイナミック特性を発揮します。

AD9432は、5.0Vの単電源で105MHzのエンコード・クロックを与えるだけで、最大限の特性での動作が可能です。殆どのアプリケーションでは、外部リファレンスやドライバ部品が不要です。デジタル出力はTTL/CMOSコンパチブル

機能ブロック図



で、分離された出力電源ピンによって3.3Vロジックとのインターフェースを確保します。エンコード入力ピンは、差動とシングルエンドの両方の動作をサポートし、TTL/CMOSコンパチブルです。

AD9432は、先進のBiCMOSプロセスによって製造され、52ピン・プラスチック・クワッド・フラットバック・パッケージ (LQFP) で供給されます。工業温度範囲 (−40〜+85°C) で仕様規定されています。

AD9432—仕様

(特に指示のない限り、 $V_{DD}=3.3V$ 、 $V_{CC}=5.0V$ 、外部リファレンス、差動エンコード入力)

パラメータ	温度	テスト・レベル	AD9432BST-80			AD9432BST-105			単位
			Min	Typ	Max	Min	Typ	Max	
分解能			12			12			ビット
DC精度									
微分非直線性	+25℃	I	−0.75	±0.25	+0.75	−0.75	±0.25	+0.75	LSB
	全範囲	VI	−1.0	±0.5	+1.0	−1.0	±0.5	+1.0	LSB
積分非直線性	+25℃	I	−1.0	±0.5	+1.0	−1.0	±0.5	+1.0	LSB
	全範囲	VI	−1.5	±1.0	+1.5	−1.5	±1.0	+1.5	LSB
ミッシング・コードなし	全範囲	VI	保証			保証			
ゲイン誤差 ¹	+25℃	I	−5.0	±1.5	+5.0	−5.0	±1.5	+5.0	%FS
ゲイン温度係数 ¹	全範囲	V	150			150			ppm/℃
アナログ入力									
入力電圧範囲 (AIN~AIN)	全範囲	V	±1.0			±1.0			V
コモン・モード電圧	全範囲	V	3.0			3.0			V
入力オフセット電圧	全範囲	VI	−5	±0	+5	−5	±0	+5	mV
入力抵抗	全範囲	VI	2	3	4	2	3	4	kΩ
入力容量	+25℃	V	4			4			pF
アナログ帯域幅、フルパワー	+25℃	V	500			500			MHz
アナログ・リファレンス									
出力電圧	全範囲	VI	2.4	2.5	2.6	2.4	2.5	2.6	V
温度係数	全範囲	V	50			50			ppm/℃
入力バイアス電流	全範囲	VI	15			15			μA
スイッチング特性									
最大変換レート	全範囲	VI	80			105			MSPS
最小変換レート	全範囲	VI	1			1			MSPS
エンコード・パルス幅、ハイ (tEH)	+25℃	IV	4.0	6.2		4.0	4.8		ns
エンコード・パルス幅、ロー (tEL)	+25℃	IV	4.0	6.2		4.0	4.8		ns
アパーチャ遅延 (tA)	+25℃	V	1.0			1.0			ns
アパーチャ不確定性 (ジッター)	+25℃	V	0.25			0.25			ps rms
出力有効時間 (tv) ²	全範囲	VI	3.0	5.3		3.0	5.3		ns
出力伝達遅延 (tpd) ²	全範囲	VI			8.0			8.0	ns
出力立ち上がり時間 (tr) ²	全範囲	V	2.1			2.1			ns
出力立ち下り時間 (tf)	全範囲	V	1.9			1.9			ns
範囲外リカバリー時間	+25℃	V	2			2			ns
過渡応答時間	+25℃	V	2			2			ns
デジタル入力									
エンコード入力コモン・モード	全範囲	V	1.6			1.6			V
差動入力 (ENC~ENC)	全範囲	V	750			750			mV
シングルエンド									
ロジック“1”電圧	全範囲	IV	2.0			2.0			V
ロジック“0”電圧	全範囲	IV	0.8			0.8			V
入力抵抗	全範囲	VI	3	5	8	3	5	8	μA
入力容量	+25℃	V	4.5			4.5			pF
デジタル出力									
ロジック“1”電圧 (VDD=+3.3V)	全範囲	VI	VDD−0.5			VDD−0.5			V
ロジック“0”電圧 (VDD=+3.3V)	全範囲	VI	0.05			0.05			
出力コーディング			2の補数			2の補数			
電源									
消費電力 ³	全範囲	VI	790			850			mW
電源除去比 (PSRR)	+25℃	I	−5	0.5	+5	−5	0.5	+5	mV/V

パラメータ	温度	テスト・レベル	AD9432BST-80			AD9432BST-105			単位
			Min	Typ	Max	Min	Typ	Max	
ダイナミック特性4									
S/N比 (SNR)									
(高調波を含まない)									
$f_{IN}=10.3\text{MHz}$	+25°C	I	65.5	67.5		65.5	67.5		dB
$f_{IN}=40\text{MHz}$	+25°C	I	65	67.2			67.2		dB
$f_{IN}=49\text{MHz}$	+25°C	I		67.0		64	67.0		dB
$f_{IN}=70\text{MHz}$	+25°C	I		66.1			66.1		dB
S/N比 (SINAD)									
(高調波を含む)									
$f_{IN}=10.3\text{MHz}$	+25°C	I	65	67.2		65	67.2		dB
$f_{IN}=40\text{MHz}$	+25°C	I	64.5	66.9			66.9		dB
$f_{IN}=49\text{MHz}$	+25°C	I		66.7		63	66.7		dB
$f_{IN}=70\text{MHz}$	+25°C	I		65.8			65.8		dB
有効ビット数									
$f_{IN}=10\text{MHz}$	+25°C	I		11.0			11.0		ビット
$f_{IN}=40\text{MHz}$	+25°C	I		10.9			10.9		ビット
$f_{IN}=49\text{MHz}$	+25°C	I		10.9			10.9		ビット
$f_{IN}=70\text{MHz}$	+25°C	I		10.7			10.7		ビット
2次および3次高調波歪み									
$f_{IN}=10\text{MHz}$	+25°C	I	-75	85		-75	85		dBc
$f_{IN}=40\text{MHz}$	+25°C	I	-73	85			83		dBc
$f_{IN}=49\text{MHz}$	+25°C	I		83		-72	80		dBc
$f_{IN}=70\text{MHz}$	+25°C	I		80			78		dBc
最悪高調波またはスプリアス (2次および3次を除く)									
$f_{IN}=10\text{MHz}$	+25°C	I	-80	90		-80	90		dBc
$f_{IN}=40\text{MHz}$	+25°C	I	-80	90			90		dBc
$f_{IN}=49\text{MHz}$	+25°C	I		90		-80	90		dBc
$f_{IN}=70\text{MHz}$	+25°C	I		90			90		dBc
2トーン・相互変調歪み (IMD)									
$f_{IN1}=23.9\text{MHz}$ 、 $f_{IN2}=30.3\text{MHz}$	+25°C	V		-75			-75		dBc
$f_{IN1}=70.3\text{MHz}$ 、 $f_{IN2}=71.3\text{MHz}$	+25°C	V		-66			-66		dBc

注

- ゲイン誤差および温度係数はA/Dコンバータのみにについてのもので (2.5V固定外部リファレンス使用)
- t_{tr} および t_{pd} はENCODE入力の遷移点からデジタル出力振幅の50%/50%までを測定したものです。テストにおけるデジタル出力負荷は、10pFのAC負荷または $\pm 40\mu\text{A}$ のDC電流を超えません。立ち上がり/立ち下り時間は10~90%の間で計測したものです。
- 消費電力は定格速度におけるエンコードおよびDCアナログ入力で計測したものです。
- S/N比、高調波は、2Vのフルスケール入力範囲をリファレンスとした、アナログ入力電圧の-5dBFSに基づくものです。

仕様は予告なく変更されることがあります。

絶対最大定格*

V_{DD}	+6V
V_{CC}	+6V
アナログ入力	-0.5~ $V_{CC}+0.5V$
デジタル入力	-0.5~ $V_{DD}+0.5V$
$V_{REF\ IN}$	-0.5~ $V_{CC}+0.5V$
デジタル出力電流	20mA
動作温度	-55~+125°C
保管温度	-65~+150°C
最大接合温度	+175°C
最大ケース温度	+150°C

注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。ADuC812には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお願いいたします。

注記

* 上記の絶対最大定格を超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。この定格はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長期間絶対最大定格条件に置くと、デバイスの信頼度に影響を与えることがあります。

オーダー・ガイド

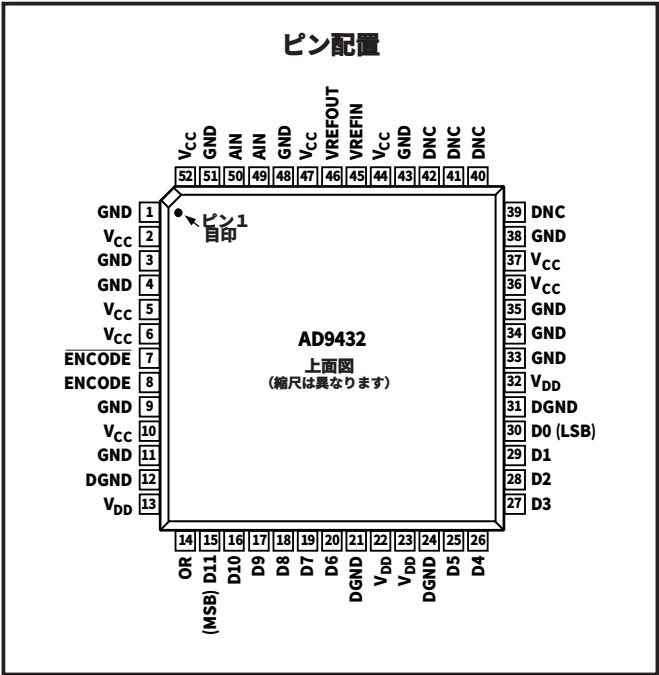
モデル	温度範囲	パッケージ	パッケージ・オプション
AD9432BST-80、-105	-40~+85°C	52ピン・プラスチック・クワッド・フラット・バック (LQFP)	ST-52
AD9432/PCB	+25°C	評価ボード	



AD9432

テスト・レベルの解説

- I 100%製造テスト
- II +25℃における100%製造テスト、および指定温度におけるサンプル・テスト。
- III サンプル・テストのみ
- IV 設計／特性テストによりパラメータ保証
- V パラメータは代表値のみ
- VI +25℃における100%製造テスト、および工業温度範囲における設計／特性テストにより保証



ピン機能説明

ピン番号	記号	機能
1,3,4,9,11,33,34,35,38,43,48,51	GND	アナログ・グラウンド
2,5,6,10,36,37,44,47,52	V _{CC}	アナログ電源 (+5V)
7	ENCODE	ADC-補数へのエンコード・クロック
8	ENCODE	ADC-真値へのエンコード・クロック (エンコードの立ち上がりエッジでADCがサンプル処理)
14	OR	範囲外出力
15~20,25~30	D11~6、D5~0	デジタル出力
12,21,24,31	DGND	デジタル出力グラウンド
13,22,23,32	V _{DD}	デジタル出力電源 (2.7~3.6V)
39,40~42	DNC	無接続
45	VREFIN	A/Dコンバータへのリファレンス入力 (2.5V typ.)
46	VREFOUT	内部リファレンス出力 (2.5V typ.)、0.1 μFのコンデンサでV _{CC} にバイパス
49	AIN	アナログ入力-真値
50	AIN	アナログ入力-補数

仕様の定義**アナログ帯域幅（小信号）**

基本周波数（FFT解析によって決定）のスペクトル電力が3dB減少する、アナログ入力周波数。

アパーチャ遅延

アナログ入力サンプル処理される時点と、ENCODEおよびENCODEの差動交差点の間の遅延。

アパーチャ不確定性（ジッター）

サンプル処理間におけるアパーチャ遅延の変動。

微分非直線性

任意のコードについての、理想的な1LSBステップからの偏差。

エンコード・パルス幅／デューティ・サイクル

パルス幅ハイは、定格の性能を達成するためにエンコード・パルスがロジック“1”の状態に保持されるべき最小の時間。パルス幅ローは、エンコード・パルスがローの状態に保持されるべき最小の時間。これらの仕様は、任意のクロックに対して受容可能なエンコード・デューティ・サイクルを定義します。

積分非直線性

最小二乗誤差によって決定される「最良直線」を用いて1LSB単位で計測された、基準線からの伝達関数の偏差。

最小変換レート

最低のアナログ信号周波数におけるS/N比の劣化が、保証された限界から3dB以内となるエンコード・レート。

最大変換レート

パラメータのテストが行われるエンコード・レート。

出力伝達遅延

ENCODEとENCODEの差動交差点および、すべての出力データ・ビットが有効なロジック・レベルの範囲内となる時間の間の遅延。

電源除去比

入力オフセット電圧の変動の、電源電圧の変動に対する比。

信号対ノイズ・パルス歪み（SINAD）

rms信号振幅（フルスケールの1dB下に設定）の、その他（高調波を含み直流分を除く）のスペクトル信号の合計のrms値に対する比。

信号対ノイズ比（S/N比）

rms信号振幅（フルスケールの1dB下に設定）の、その他（最初の5次までの高調波とDCを除く）のスペクトル信号の合計のrms値に対する比。

スプリアス・フリー・ダイナミック・レンジ（SFDR）

rms信号振幅のピーク・スプリアス・スペクトル成分の、rms値に対する比。ピーク・スプリアスは、高調波であるか否かを問いません。dBc（信号レベルの低下とともに劣化）またはdBFS（常にコンバータのフルスケールに関連づけられる）による表示が可能。

2トーン相互変調歪み除去

いずれかの入力トーンのrms値の、最悪時の3次相互変調出力のrms値に対する比、dBcで表示。

2トーンSFDR

いずれかの入力トーンのrms値の、ピーク・スプリアス成分のrms値に対する比。ピーク・スプリアス成分は、IMD出力であるか否かを問いません。dBc（信号レベルの低下とともに劣化）またはdBFS（常にコンバータのフルスケールに関連づけられる）による表示が可能。

最悪高調波

rms信号振幅の最悪ハーモニック成分の、rms値に対する比。dBcで表示。

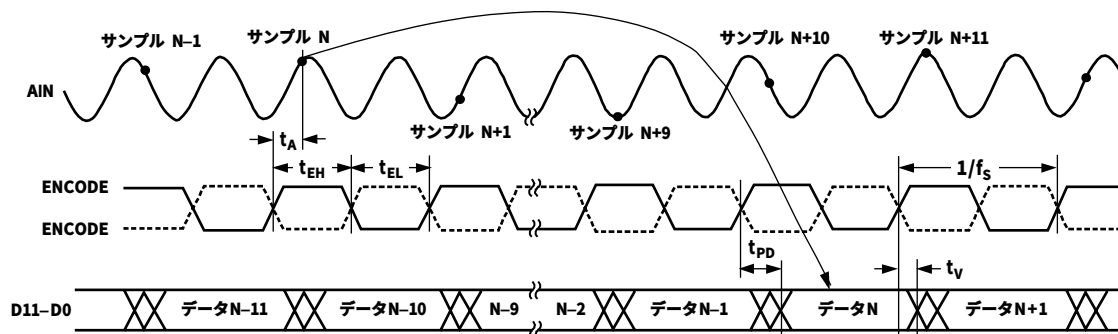


図1 タイミング図

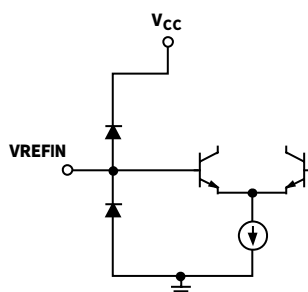


図2 等価電圧リファレンス入力回路

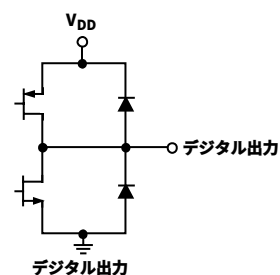


図5 等価デジタル出力回路

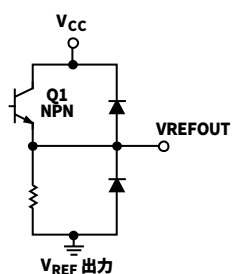


図3 等価電圧リファレンス出力回路

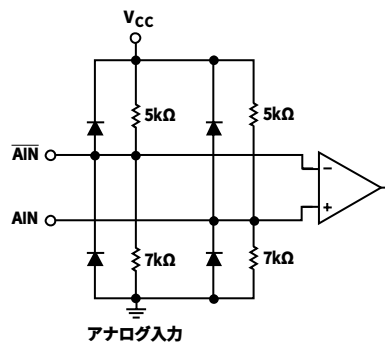


図6 等価アナログ入力回路

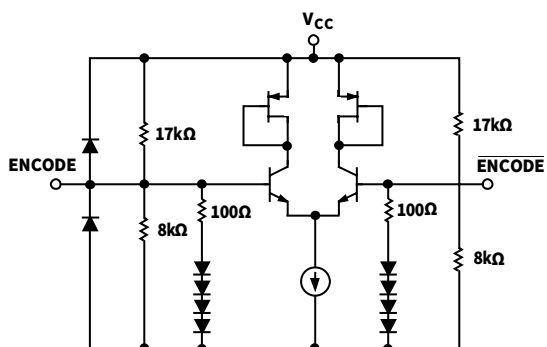
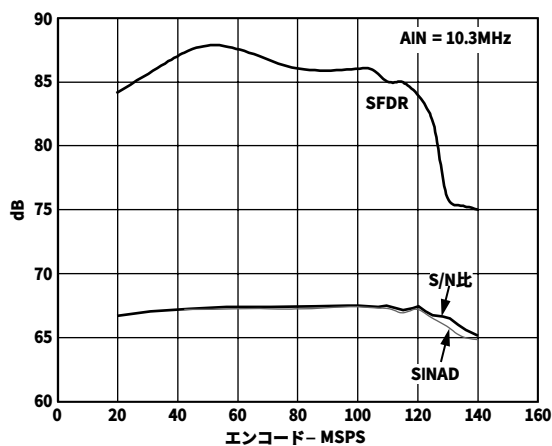
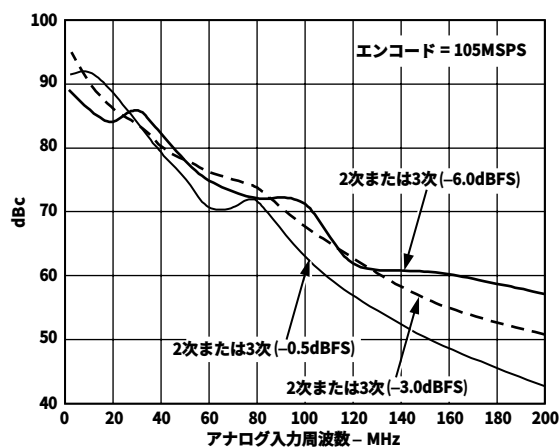
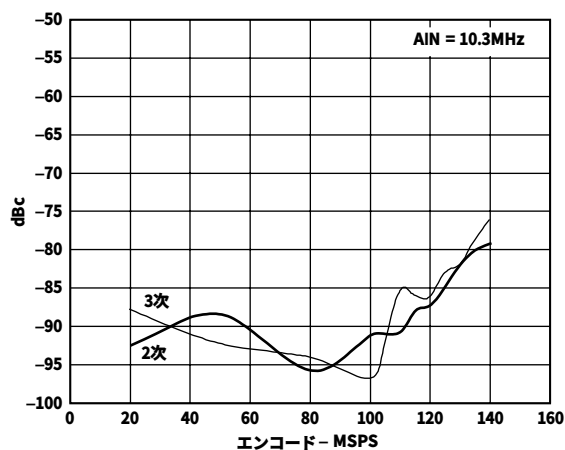
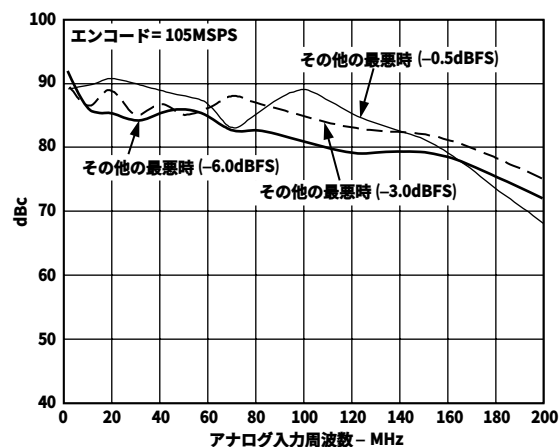
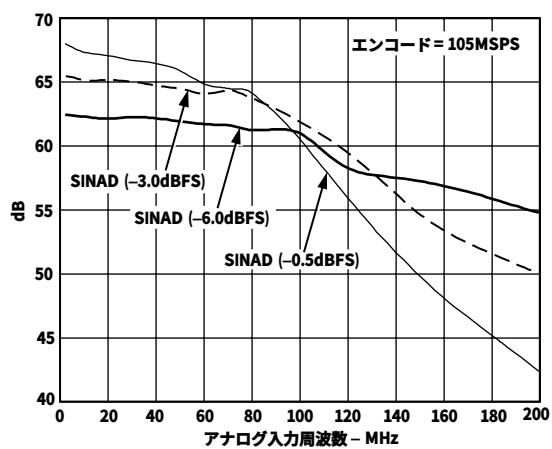
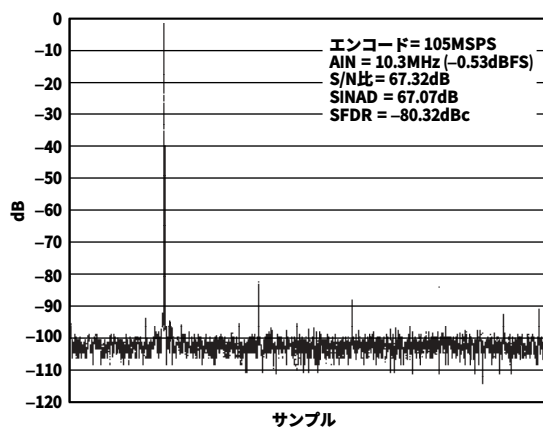


図4 等価エンコード入力回路

図7 S/N比/SINAD/SFDR 対 f_s ($f_{IN}=10.3\text{MHz}$)図10 高調波 対 f_{IN} ($f_s=105\text{MSPS}$)図8 高調波 対 f_s ($f_{IN}=10.3\text{MHz}$)図11 最悪時のスプリアス (2次および3次を除く) 対 f_{IN} ($f_s=105\text{MSPS}$)図9 SINAD 対 f_{IN} ($f_s=105\text{MSPS}$)図12 スペクトラム ($f_s=105\text{MSPS}$, $f_{IN}=10.3\text{MHz}$)

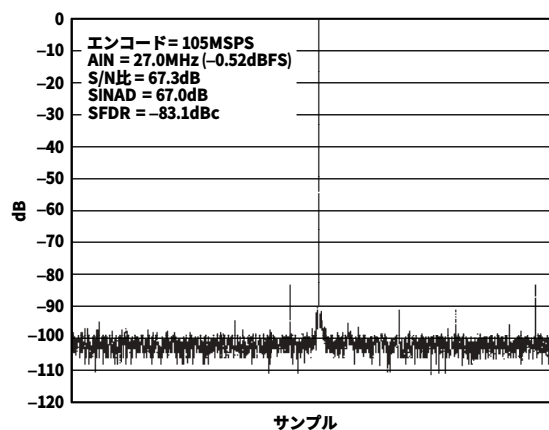


図13 スペクトラム ($f_s=105\text{MSPS}$ 、 $f_{IN}=27\text{MHz}$)

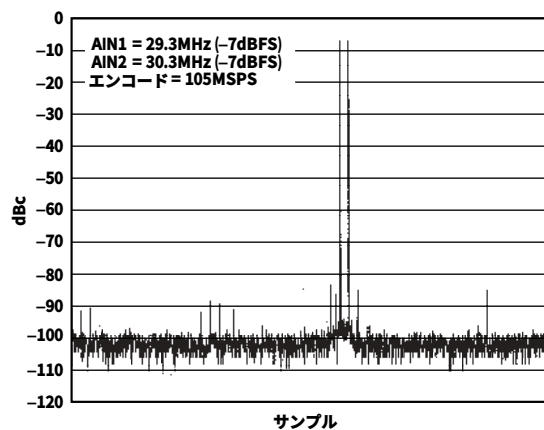


図16 2トーン・スペクトラム広帯域
($f_s=105\text{MSPS}$ 、 $\text{AIN1}=29.3\text{MHz}$ 、 $\text{AIN2}=30.3\text{MHz}$)

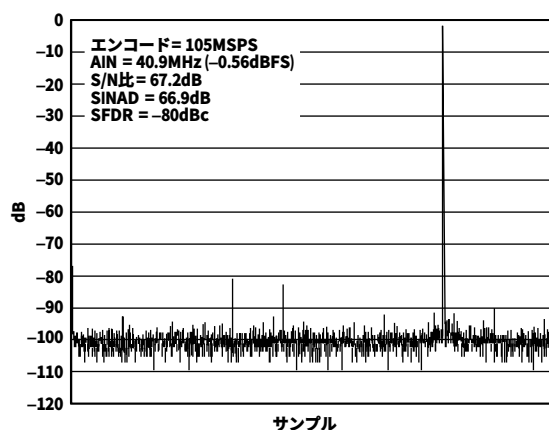


図14 スペクトラム ($f_s=105\text{MSPS}$ 、 $f_{IN}=40.9\text{MHz}$)

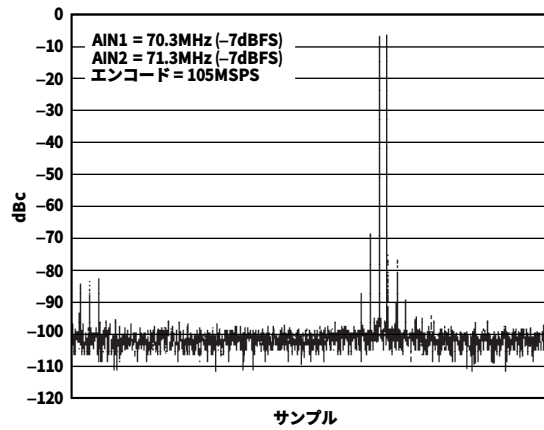


図17 2トーン・スペクトラム、広帯域
($f_s=105\text{MSPS}$ 、 $\text{AIN1}=70.3\text{MHz}$ 、 $\text{AIN2}=71.3\text{MHz}$)

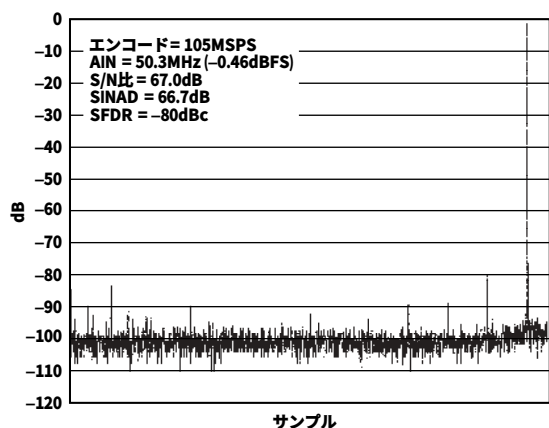


図15 スペクトラム ($f_s=105\text{MSPS}$ 、 $f_{IN}=50.3\text{MHz}$)

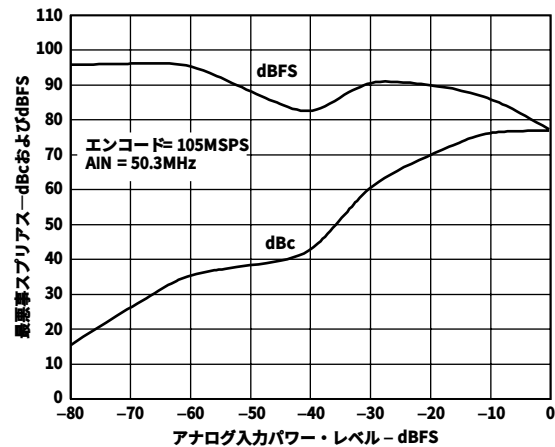


図18 シングル・トーンSFDR

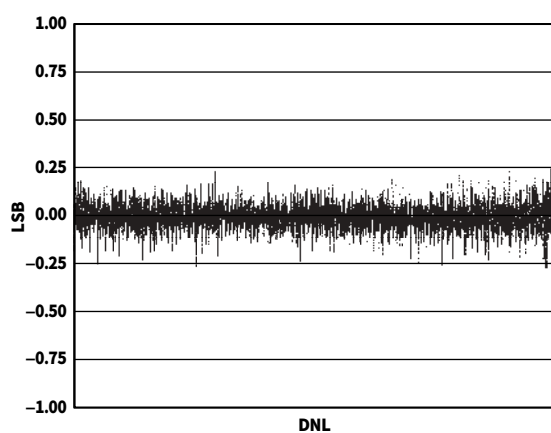
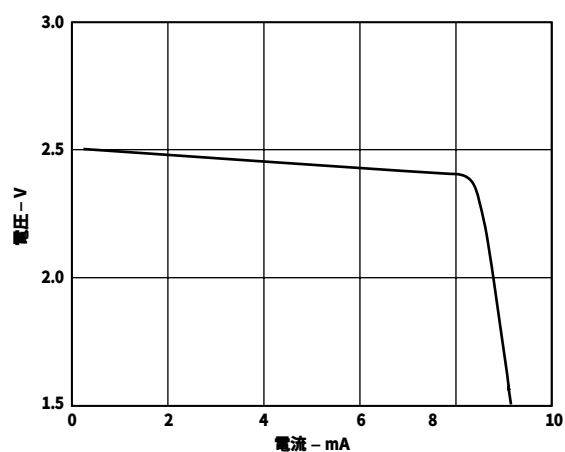
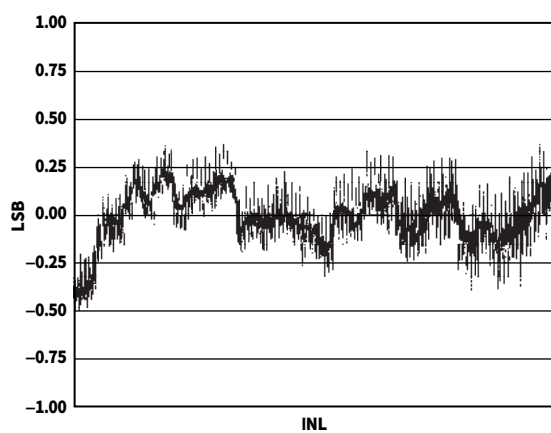
図19 微分非直線性 ($f_s=105\text{MSPS}$)

図21 電圧リファレンス出力 対 電流負荷

図20 積分非直線性 ($f_s=105\text{MSPS}$)

AD9432

アプリケーション・ノート

動作原理

AD9432は、スイッチド・キャパシタ・アーキテクチャを採用した、マルチビットのパイプライン・コンバータです。高速での動作に最適化されているので、ナイキスト周波数に近い領域までフラットなダイナミック特性を示します。内蔵のキャリブレーション・フィードバック・ループは、キャパシタの値を2048分の1の精度でシークエンスに応じて最適化します。これにより、DNL遷移誤差は0.25LSB以内に抑えられます。

AD9432の使用にあたって

ENCODE入力

高速のA/Dコンバータは、ユーザーの供給するサンプリング・クロックの品質に非常に敏感です。トラック／ホールド回路は本質的にはミキサーであり、クロックのあらゆるノイズ、歪み、ジッターが、A/Dコンバータの出力における希望の信号と合成されてしまいます。このため、AD9432のENCODE入力は、細心の注意を以て設計されました。以上の理由から、クロック・ソースについては相応の配慮を払うことを推奨します。AD9432のENCODE入力は差動およびシングルエンドの両方をサポートしており、TTL/CMOSコンパチブルです。ENCODE入力は、PECLレベルの信号(VIHDは最大3.5V)による直接駆動ができないことに注意してください。PECLレベルの信号は、図22に示すACカップリングによって簡単に入力できます。回路中のMC10EL16を用いてエンコード入力をドライブすることによって、良好な特性が得られます。

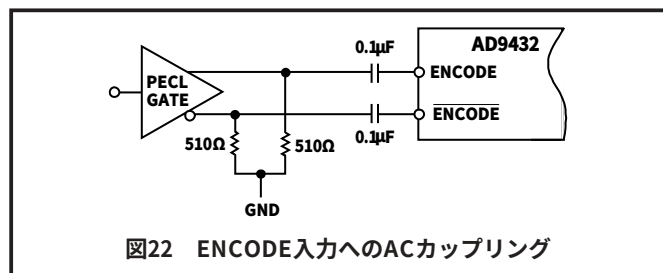


図22 ENCODE入力へのACカップリング

ENCODE電圧レベルの定義

シングルエンドおよび差動モードにおける、ENCODEおよび $\overline{\text{ENCODE}}$ をドライブするための電圧レベルの定義を図23に示します。

ENCODE入力

差動信号振幅 (V_{ID}) 500mV min,
..... 750mV nom
ハイ差動入力電圧 (V_{IHD}) 3.5V max
ロー差動入力電圧 (V_{ILD}) 0V min
コモン・モード入力 (V_{ICM}) 1.25V min, 1.6V nom
ハイ・シングルエンド電圧 (V_{IHS}) 2V min~3.5V max
ロー・シングルエンド電圧 (V_{ILS}) 0V min~0.8V max

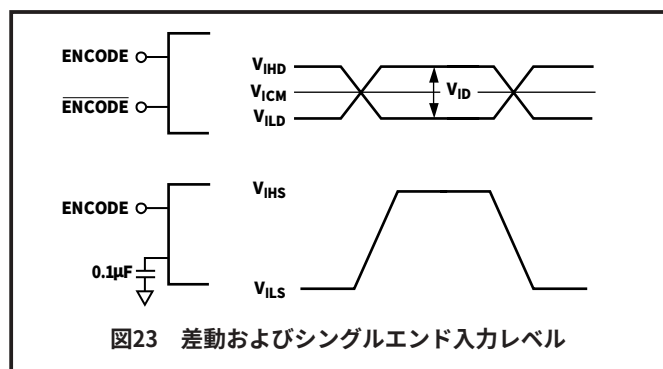


図23 差動およびシングルエンド入力レベル

概して、最もクリーンなクロック・ソースとなるのは、純粋なサイン波を生成する水晶発振器です。この構成、または大まかに対称なクロック入力の場合は、入力をENCODEにも供給されるリファレンス電圧に対してAC結合し、バイアスすることができます。これにより、リファレンス電圧がエンコード信号について対称となります。

デジタル出力

デジタル出力は、低消費電力の3.3V(2.7~3.6V)のTTL/DMOSコンパチブルです。

アナログ出力

AD9432へのアナログ入力は差動バッファです。入力バッファは、DCコモン・モード電圧を公称値の3Vに設定する内蔵の抵抗分圧器によって自己バイアスされます(等価回路の項を参照)。入力を差動でドライブすることによって、定格の特性を達成できます。A/Dコンバータをシングルエンドでドライブすると、特性が劣化します。最良のダイナミック特性を得るためには、AINと $\overline{\text{AIN}}$ のインピーダンスをマッチさせる必要があります。入力がオーバー・ドライブの状態となった場合の損傷とデータの破壊を防止するため、AD9432のアナログ入力部の設計には細心の注意が払われています。公称入力範囲は2.0Vp-pです。

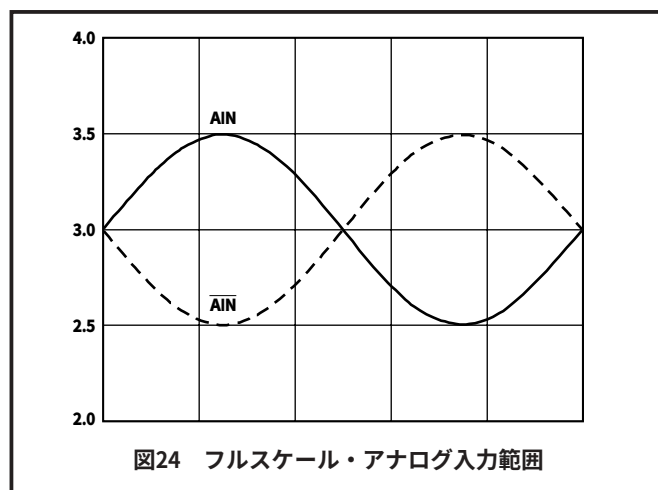


図24 フルスケール・アナログ入力範囲

電圧リファレンス

AD9432は、安定した高精度の2.5V電圧リファレンスを内蔵しています(VREFOUT)。

入力範囲は、AD9432に供給するリファレンス電圧を変化させて調節できます。リファレンスを±5%に調整すれば、感知される特性の劣化は生じません。A/Dコンバータのフルスケール範囲は、リファレンス電圧の変化に対して直線的に比例します。

タイミング

AD9432は、ラッチされたデータ出力を10パイプライン遅延で提供します。データ出力は、エンコード・コマンドの立ち上がりエッジから1伝播遅延(t_{PD})経過後に利用可能となります(図1参照)。出力データのラインの長ささとこれらに接続される負荷は、AD9432の内部における過渡波形を減らすために、最小に抑えるべきです。これらの過渡波形は、コンバータのダイナミック特性を低下させる場合があります。

AD9432の保証最低変換レートは、1MSPSです。1MSPSを下回る内部クロック・レートはダイナミック特性を劣化させることがあるので、入力クロック・レートが1MHzを下回らないようにしてください。

表I. 出力コーディング (VREF=+2.5V)

コード	A _{IN} ~A _{IN} (V)	デジタル出力
+2047	1.000	0111 1111 1111
•	•	•
•	•	•
0	0	0000 0000 0000
-1	-0.00049	1111 1111 1111
•	•	•
•	•	•
-2048	-1.000	1000 0000 0000

AD8138を使ってAD9432をドライブする場合

当社の新しい差動出力オペアンプAD8138を、DCカップリングされたアプリケーションでのAD9432のドライブに使用できます。AD8138はA/Dコンバータのドライバ・アプリケーションに特化して設計されており、30MHzまでのアナログ周波数で優れたS/N比を保持します。オペアンプAD8138は、シングルエンドから差動への変換を行い、また、ACアプリケーションにおけるトランスによるカップリングを、ローコストで実現できます。

図25の回路はブレッドボードによって構成されており、その特性の測定結果は図26および27に示されています。示された数値はAD8138を±5V電源で動作させており、単電源5V動作の場合には、特性が1~2dB程度低下します。

図26は、エンコード・レート105MSPSにおいて、周波数2~40MHz間での-1dBFSのアナログ入力に対するS/N比およびSINADを示したものです。測定は室温で、公称条件によって行われました。図27は、同じ条件における2次および3次の高調波歪みを示したものです。

AD8138の出力コモンモード電圧は、入力V_{OCM}経由で調節可能であり、AD9432の入力が必要とする3Vのコモン・モード電圧を供給できます。

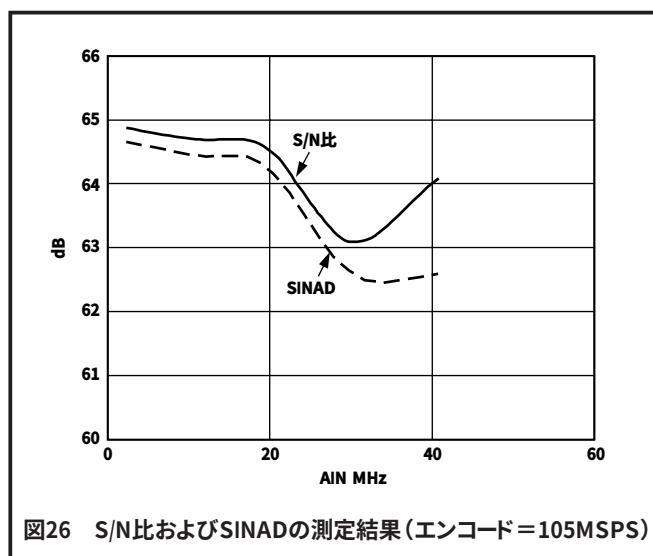


図26 S/N比およびSINADの測定結果 (エンコード=105MSPS)

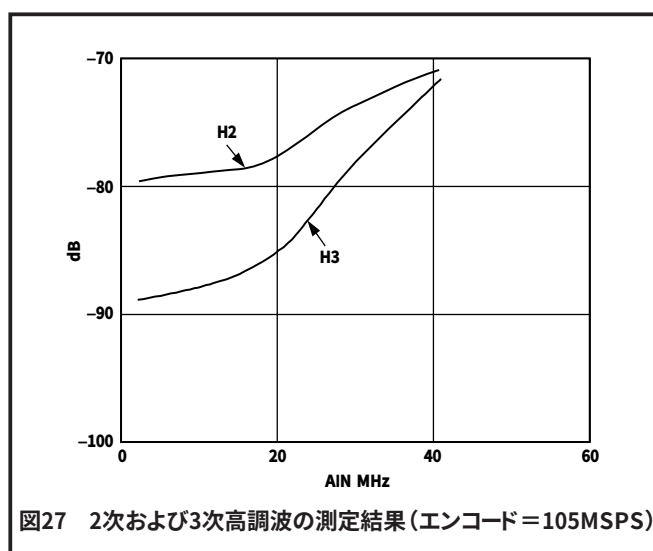


図27 2次および3次高調波の測定結果 (エンコード=105MSPS)

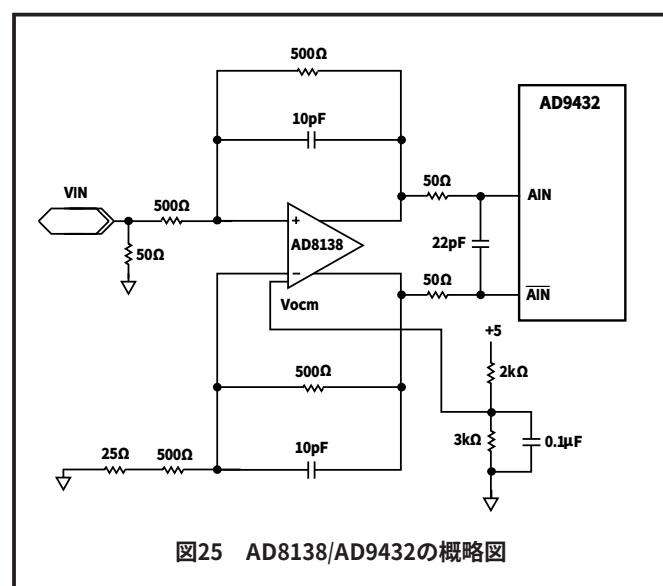


図25 AD8138/AD9432の概略図

